

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020010057663 A
(43)Date of publication of application: 05.07.2001

(21)Application number: 1019990061034
(22)Date of filing: 23.12.1999
(30)Priority: ..
(51)Int. Cl H01L 29/786

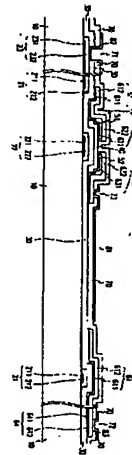
(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
(72)Inventor: PARK, YEONG BAE

(54) METHOD FOR MANUFACTURING SUBSTRATE OF THIN FILM TRANSISTOR FOR LIQUID CRYSTAL DISPLAY

(57) Abstract:

PURPOSE: A method for manufacturing a substrate of a thin film transistor(TFT) for a liquid crystal display(LCD) is provided to improve step coverage and prevent the number of processing steps, by using copper as an interconnection to prevent signal delay, and by forming the interconnection as a dual layer to prevent a short circuit while using a metal organic chemical vapor deposition(MOCVD) method.

CONSTITUTION: A gate interconnection(21,22,23) is formed on an insulating substrate(10). The first insulation layer is formed to cover the gate interconnection. A semiconductor layer(40) is formed on the first insulation layer. A data interconnection(61,62,63,64) including a data line, a source electrode and a drain electrode is formed on the first insulation layer. The second insulation layer has a contact hole covering the data interconnection and exposing the drain electrode. A pixel electrode is connected to the drain electrode through the contact hole. At least one of the processes for forming the gate interconnection and the data interconnection includes a process for forming the first conduction layer and a process for forming the second conduction layer on the first conduction layer by a metal organic chemical vapor deposition(MOCVD) method.



COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (20041201)

Notification date of refusal decision ()

Final disposal of an application (registration)

Date of final disposal of an application (20060630)

Patent registration number (1006011750000)

Date of registration (20060707)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent ()

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

(19) 대한민국특허청 (KR)
(12) 공개특허공보 (A)

(51) 。 Int. Cl. ⁷
H01L 29/786

(11) 공개번호 특2001 - 0057663
(43) 공개일자 2001년07월05일

(21) 출원번호 10 - 1999 - 0061034
(22) 출원일자 1999년12월23일

(71) 출원인 삼성전자 주식회사
윤중용
경기 수원시 팔달구 매탄3동 416

(72) 발명자 박영배
경기도용인시수지읍죽전리855벽산아파트301동605호

(74) 대리인 유미특허법인(대표변리사김원호송만호) 김원호
유미특허법인(대표변리사김원호송만호) 김원근

심사청구 : 없음

(54) 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법

요약

본 발명에서는 기판 위에 크롬을 증착하고 패터닝하여 게이트 배선 하부층을 형성한 다음, 유기 용매에 담그어 기판 표면에 실라놀기를 형성한다. 다음, 구리 1가 전구체를 이용한 MOCVD 방법으로 구리로 이루어진 게이트 배선 상부층을 형성한 후, 게이트 절연막과 접촉층 그리고 반도체층을 증착하고 사진 식각한다. 이어, Cr 또는 Mo 또는 MoW과 같은 도전체층을 증착하고 패터닝하여 데이터 배선 하부층을 형성한다. 다음, 게이트 절연막 표면을 산소 플라스마에 노출시키고 유기 용매에 담그어 게이트 절연막 표면에 실라놀기를 형성 후 MOCVD 방법을 이용하여 구리로 이루어진 데이터 배선 상부층을 형성한다. 다음, 보호 절연막을 증착하고 식각하여 접촉구를 형성한다. 다음, ITO와 같은 투명 도전 물질을 증착하고 식각하여 화소 전극을 형성한다. 본 발명에서는 구리를 배선에 사용하여 신호 지연을 감소시키며 배선을 이중층으로 형성하여 단선을 방지하면서도 MOCVD 방법을 사용하므로 공정수가 늘어나지 않는다.

대표도
도 2

색인어
MOCVD, 신호 지연, 저저항 배선, 이중 배선

명세서

도면의 간단한 설명

- 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 배치도이고,
도 2는 도 1에서 II - II' 선을 따라 잘라 도시한 단면도이고,
도 3은 본 발명의 제1 실시예에 따라 제조하는 첫 단계에서의 박막 트랜지스터 기관의 배치도이고,
도 4는 도 3에서 IV - IV' 선을 따라 잘라 도시한 단면도이며,
도 5는 도 4 다음 단계에서의 박막 트랜지스터 기관의 배치도이고,
도 6은 도 5에서 VI - VI' 선을 따라 잘라 도시한 단면도이고,
도 7은 도 6 다음 단계에서의 박막 트랜지스터 기관의 배치도이며,
도 8은 도 7에서 VIII - VIII' 선을 따라 잘라 도시한 단면도이고,
도 9는 도 7에서 VIII - VIII' 선을 따라 잘라 도시한 단면도로서 도 8 다음 단계에서의 단면도이고,
도 10은 도 9 다음 단계에서의 박막 트랜지스터 기관의 배치도이고,
도 11은 도 10에서 X I - X I' 선을 따라 잘라 도시한 단면도이며,
도 12는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 배치도이고,
도 13은 도 12에서 X III - X III' 선을 따라 잘라 도시한 단면도이고,
도 14는 본 발명의 제2 실시예에 따라 제조하는 첫 단계에서의 박막 트랜지스터 기관의 배치도이고,
도 15는 도 14에서 X V - X V' 선을 따라 잘라 도시한 단면도이고,
도 16은 도 15 다음 단계에서의 박막 트랜지스터 기관의 배치도이고,
도 17은 도 16에서 X VII - X VII' 선을 따라 잘라 도시한 단면도이며,
도 18은 도 17 다음 단계에서의 박막 트랜지스터 기관의 배치도이고,
도 19는 도 18에서 X I X - X I X' 선을 따라 잘라 도시한 단면도이고,
도 20은 도 19 다음 단계에서의 박막 트랜지스터 기관의 배치도이고,
도 21은 도 20에서 X X I - X X I' 선을 따라 잘라 도시한 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대한 것이다.

일반적으로 액정 표시 장치는 두 장의 기판 사이에 액정을 주입하고, 두 기판 사이에 인가하는 전장의 세기를 조절하여 광투과량을 조절하는 구조로 되어 있다. 두 기판 중의 하나는 박막 트랜지스터를 포함하는 기판으로 다수의 게이트 배선과 데이터 배선, 그리고 화소 전극을 포함하며, 박막을 형성하고 사진 식각하는 공정을 여러 회 반복함으로써 만들어진다.

최근 액정 표시 장치가 대형화됨에 따라 박막 트랜지스터 기판의 배선 길이가 길어져 신호 지연이 발생하므로 이를 감소시키기 위해 저저항 금속을 배선 재료로 사용할 필요가 있는데, 비저항이 비교적 작은 금속으로는 알루미늄(Al)이나 알루미늄 합금 또는 구리(Cu)를 들 수 있다. 이러한 배선용 금속은 PVD(physical vapor deposition) 방법을 주로 사용하여 증착하는데, 이는 스텝 커버리지(step coverage)가 좋지 않은 단점이 있다.

한편, 종래의 박막 트랜지스터 기판의 제조 공정에서 데이터 배선은 화소 전극보다 먼저 형성되며, 데이터 배선 중 일부는 화소 전극과 연결되어 있다. 그런데, Al이나 Al 합금을 데이터 배선으로 사용하게 되면 ITO(indium - tin - oxide)를 식각하여 화소 전극을 형성할 때 ITO 식각액이 데이터 배선을 부식시키기 쉽다. 이에 따라 데이터 배선과 화소 전극의 접촉이 잘 되지 않으며, 접촉이 되더라도 접촉 저항이 높고 또 시간이 지남에 따라 접촉 부분이 끊어질 가능성이 있다.

또한, 배선이 길기 때문에 배선이 단선될 확률이 높아지게 된다.

여분의 배선을 사용하여 주된 배선을 완전히 덮음으로써 이를 방지하는 방법이 있으나 이는 사진 식각 공정 수가 늘어나므로 제조 비용이 큰 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 과제는 저저항 배선을 가지는 액정 표시 장치를 제조하는 것이다.

본 발명의 다른 과제는 액정 표시 장치의 배선이 단선되는 것을 방지하는 것이다.

본 발명의 다른 과제는 여분의 배선을 이용하면서도 공정 수가 늘어나지 않는 방법을 제시하는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위하여 본 발명에서는 제1 도전체층 위에 MOCVD 방법으로 제2 도전체층을 증착함으로써 이중 배선을 형성한다.

본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에서는 기판 위에 게이트 배선을 형성한 다음, 게이트 배선을 덮는 제1 절연막을 형성한다. 제1 절연막 상부에 반도체층을 형성한 후, 데이터선과 소스 전극 및 드레인 전극을 포함하는 데이터 배선을 형성한다. 이어, 데이터 배선을 덮으며 드레인 전극을 드러내는 접촉구를 가지는 제2 절연막을 형성하고, 접촉구를 통하여 드레인 전극과 연결되는 화소 전극을 형성하는데, 게이트 배선과 데이터 배선을 형성하는 단계 중 적어도 하나는 제1 도전체층을 형성하고 MOCVD 방법으로 제1 도전체층 위에 제2 도전체층을 형성하는 단계를 포함한다.

본 발명에서 제2 도전체층은 구리로 이루어진 것이 좋으며, 제2 도전체층의 의 전구체로 (비닐트리메틸실란)Cu(헥사플루오로아세틸아세토네이트), (알릴트리메틸실란)Cu(헥사플루오로아세틸아세토네이트), (헥사플루오로아세틸아세토네이트) Cu(1,5 - 사이클로옥타디엔) 중 어느 하나를 이용할 수 있다.

제2 도전체층은 제1 도전체층과 기판 또는 제1 절연막의 증착 속도 차이를 이용하여 형성할 수 있는데, 제2 도전체층은 제1 도전체층을 덮고 있을 수도 있다.

본 발명에서 기판은 유리로 이루어질 수 있다. 한편, 제1 절연막은 질화 규소로 이루어질 수 있는데, 이 때에는 제1 절연막 위에 산화막을 형성하는 단계를 더 포함할 수도 있으며, 산화막은 산소 플라스마를 이용하여 형성할 수 있다.

또한, 본 발명은 기판 또는 산화막 표면을 유기 용매와 접촉시키는 단계를 더 포함할 수 있는데, 유기 용매는 KOH 또는 TMAH(tetramethyl - ammonium - hydroxide)와 같은 알칼리 유기 용매를 이용할 수 있다.

제1 도전층은 크롬, 몰리브덴 및 몰리브덴 - 텅스텐 중 어느 하나로 이루어질 수도 있다.

본 발명에서 반도체층 및 데이터 배선을 하나의 사진 식각 공정으로 형성할 수도 있다.

이러한 액정 표시 장치용 박막 트랜지스터에서는 배선에 비교적 비저항이 작은 구리를 사용하여 신호 지연을 감소시킬 수 있으며, 배선을 이중층으로 형성하여 단선을 방지하면서도 구리를 MOCVD 방법으로 형성함으로써 스텝 커버리지가 좋고 공정수가 늘어나지 않는다.

그러면 첨부한 도면을 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판 및 그 제조 방법에 대하여 상세히 설명한다.

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이고, 도 2는 도 1에서 II - II' 선을 따라 잘라 도시한 단면도이다.

먼저, 유리 따위의 절연 물질로 이루어진 기판(10) 위에 가로 방향으로 뻗어 있는 다수의 게이트선(21)과 게이트선(21)의 분지인 게이트 전극(22) 및 게이트선(21)의 한쪽 끝에 위치하며 외부로부터의 주사 신호를 인가 받기 위한 게이트 패드(23)를 포함하는 게이트 배선이 형성되어 있다. 게이트 배선(21, 22, 23)은 크롬(Cr)층(211, 221, 231)과 구리(Cu)층(212, 222, 232)의 이중층으로 형성되어 있으며, 구리층(212, 222, 232)이 크롬층(211, 221, 231)을 덮고 있다. 그러나, 게이트 배선(21, 22, 23)은 단일층 또는 삼중층으로 형성할 수도 있다.

게이트 배선(21, 22, 23) 위에는 질화 규소(SiNx) 따위의 물질로 이루어진 게이트 절연막(30)이 형성되어 게이트 배선(21, 22, 23)을 덮고 있다.

게이트 절연막(30) 위에는 비정질 규소 같은 물질로 이루어진 반도체층(40)이 게이트 전극(22) 상부에 형성되어 있으며, 그 위에는 인(P) 등 n형 불순물로 고농도로 도핑된 비정질 규소 등으로 이루어진 저항성 접촉층(51, 52)이 형성되어 있다. 저항성 접촉층(51, 52)은 게이트 전극(22)을 중심으로 분리된 두 부분으로 이루어진다.

게이트 절연막(30) 및 저항성 접촉층(51, 52) 위에는 데이터 배선이 형성되어 있다. 데이터 배선은 세로 방향으로 연장되어 있으며 게이트선(21)과 교차하는 데이터선(61), 데이터선(61)에서 이어져 나온 소스 전극(62) 및 이들과 분리되어 있는 드레인 전극(63), 그리고 데이터선(61)의 한쪽 끝에 형성되어 외부로부터 화상 신호를 인가 받기 위한 데이터 패드(64)를 포함한다. 소스 전극(62) 및 드레인 전극(63)의 일부는 각각 저항성 접촉층의 두 부분(51, 52)과 접촉하고 있다. 데이터 배선(61, 62, 63, 64)도 게이트 배선(21, 22, 23)과 마찬가지로 하부층인 크롬층(611, 612, 613, 614)과 상부층인 구리층(612, 622, 623, 624)의 이중층으로 형성되어 있으며, 단일층이나 삼중층으로도 형성할 수 있다.

데이터 배선(61, 62, 63, 64) 및 노출된 반도체층(40) 위에는 질화규소 따위로 이루어진 보호 절연막(70)이 형성되어 이들을 덮고 있다. 보호 절연막(70)은 게이트 절연막(30)과 함께 게이트 패드(23), 데이터 패드(64) 및 드레인 전극(63)을 드러내는 접촉구(71, 72, 73)가 형성되어 있다.

보호 절연막(70) 상부에는 ITO 같은 투명 도전 물질로 이루어진 화소 전극(81)과 보조 게이트 패드(82) 및 보조 데이터 패드(83)가 형성되어 있다. 화소 전극(81)은 접촉구(73)를 통해 드레인 전극(63)과 연결되어 있다. 외부의 구동 회로에 연결되는 보조 게이트 패드(82)와 보조 데이터 패드(83)는 각각 게이트 패드(23)와 데이터 패드(64)의 상부에 형성되어 있다.

이와 같은 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대하여 도 3 내지 도 11과 앞서의 도 1 및 도 2를 참조하여 상세히 설명한다.

먼저, 도 3 및 도 4에 도시한 바와 같이 기판(10) 위에 크롬을 100Å 내지 300Å 정도로 얇게 스퍼터링한 다음, 습식 식각을 이용한 제1 사진 식각 공정으로 게이트 배선(21, 22, 23)의 하부층인 크롬층(211, 221, 231)을 형성한다. 이어, 크롬층(211, 221, 231)이 형성되어 있는 기판(10)을 유기 용매에 담그었다 땀 후, 구리 1가 전구체(precursor)를 이용한 MOCVD(metal organic chemical vapor deposition) 방법으로 구리층(212, 222, 232)을 1,000Å 내지 3,000Å 증착하여 게이트 배선(21, 22, 23)을 완성한다. 여기서, 크롬 외에 몰리브덴(Mo)이나 몰리브덴-텅스텐(MoW) 같은 물질을 사용할 수도 있다.

본 발명에서 MOCVD에 의한 증착은 기존의 CVD 반응기와 연결되어 있는 기화기(vaporizer)에 액상이나 고상의 MO(metal-organic) 전구체를 넣고 30~60℃, 상압에서 기화시킨 후, 기화된 MO 전구체를 반응기로 보내어 0.5 내지 5 torr 이하의 저압에서 100~200℃로 가열함으로써 금속을 증착한다. MOCVD 방법에 의한 증착은 기판의 종류에 따라 증착 선택도를 가진다. 즉, 금속 기판에 대한 증착 속도가 절연막 기판에 대한 증착 속도보다 매우 크므로 한 기판 위에 금속과 절연막이 존재할 때 MOCVD 박막이 금속막 표면에만 증착되며, 여기에서 구리층(212, 222, 232)은 크롬층(211, 221, 231) 위에만 형성된다. 따라서, 한 번의 사진 식각 공정으로 이중 배선을 형성할 수 있으며, 셀프 클래드(self-clad) 구조가 이루어진다. 구리 1가 전구체로는 (비닐트리메틸실란)Cu(헥사플루오로아세틸아세토네이트) [(vinyltri-methylsilane)Cu(hexafluoroacetylacetonate)], (알릴트리메틸실란)Cu(헥사플루오로아세틸아세토네이트) [(allyltrimethylsilane)Cu(hexafluoroacetylacetonate)], (헥사플루오로아세틸아세토네이트)Cu(1,5-사이클로옥타디엔) [(hexafluoroacetylacetonate)Cu(1,5-cyclooctadiene)]과 같은 물질을 사용할 수 있다.

여기서, 유기 용매 처리를 하면 SiO₂로 이루어진 기판(10) 표면의 땀글링 본드(dangling bond)에 극성이 강한 실라놀(silanol)기(-OH)가 붙게 되는데 이에 따라 구리의 증착 선택비를 더 증가시킬 수 있다. 유기 용매는 알칼리 유기 용매를 사용하는 것이 바람직하며 KOH나 TMAH 같은 물질을 사용할 수 있다.

알루미늄도 MOCVD 방식으로 증착이 가능하나 알루미늄은 기판 표면에 실라놀기를 형성하더라도 증착 선택비의 차이가 더 커지지 않는다.

다음, 도 5 및 도 6에 도시한 바와 같이 게이트 절연막(30), 반도체층(40) 및 저항성 접촉층(50)을 화학 기상 증착법을 이용하여 각각 1,500Å 내지 5,000Å, 500Å 내지 1,500Å, 300Å 내지 600Å의 두께로 차례로 증착하고 건식 식각을 이용한 제2 사진 식각 공정으로 저항성 접촉층(50)과 반도체층(40)을 패터닝하여 게이트 전극(22) 상부만을 남긴다.

다음, 도 7 및 도 8에 도시한 바와 같이 데이터 배선(61, 62, 63, 64)을 형성한다. 데이터 배선(61, 62, 63, 64)은 크롬 또는 몰리브덴 또는 몰리브덴-텅스텐과 같은 도전체층을 100Å 내지 300Å의 두께로 얇게 스퍼터링하고 습식 식각을 이용한 제3 사진 식각 공정으로 데이터 배선 하부층(611, 621, 631, 641)을 형성한 다음, 산소 플라즈마에 노출시켜 게이트 절연막(30) 표면에 산화막(도시하지 않음)을 형성한다. 이어, 유기 용매 처리를 하여 게이트 절연막(30)의 표면에 실라놀기를 형성시키고 MOCVD 방법으로 구리층(612, 622, 632, 642)을 1,000Å 내지 3,000Å의 두께로 증착한다. 게이트 절연막(30) 표면을 산화시키는 것은 실라놀기화가 잘 되도록 하기 위한 것으로 생략할 수 있다.

이어, 도 9에 도시한 바와 같이 데이터 배선(61, 62, 63, 64)으로 덮이지 않은 저항성 접촉층(50)을 건식 식각하여 두 부분(51, 52)으로 분리하는 동시에 그 하부의 반도체층(40)을 드러낸다.

다음, 화학 기상 증착법을 이용하여 질화규소와 같은 물질로 데이터 배선(61, 62, 63, 64) 상부에 보호 절연막(70)을 1,500Å 내지 5,000Å의 두께로 형성한다.

다음, 도 10 및 도 11에 도시한 바와 같이 제4 사진 식각 공정으로 보호 절연막(70)을 건식 식각하여 드레인 전극(63)과 데이터 패드(64)를 드러내는 접촉구(83, 82)를 각각 형성한 다음, 계속해서 게이트 절연막(30)을 식각하여 게이트 패드(23)를 드러내는 접촉구(81)를 형성한다.

이어, 도 1 및 도 2에 도시한 바와 같이 ITO와 같은 투명 도전 물질을 300Å 내지 800Å의 두께로 스퍼터링한 후, 제5 사진 식각 공정으로 습식 식각하여 화소 전극(91)과 보조 게이트 패드(92) 및 보조 데이터 패드(93)를 형성한다.

본 실시예에서는 다섯 번의 사진 식각 공정을 사용하였으나, 반도체층(41)과 저항성 접촉층(53, 54) 및 데이터 배선(61, 62, 63, 64)을 하나의 사진 식각 공정으로 형성함으로써 네 번의 사진 식각만을 사용할 수도 있다.

그러면 첨부한 도 12 내지 도 20을 참조하여 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판 및 그 제조 방법에 대하여 상세히 설명한다.

먼저, 도 12는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이고, 도 13은 도 12에서 XⅢ - XⅢ' 선을 따라 잘라 도시한 단면도이다.

도 12 및 도 13에 도시한 바와 같이 본 발명의 제2 실시예는 제1 실시예와 거의 동일하나 저항성 접촉층(53, 54)이 데이터 배선(61, 62, 63, 64)과 같은 형태로 형성되어 있으며, 반도체층(41)도 채널 부위를 제외하고는 저항성 접촉층(53, 54) 및 데이터 배선(61, 62, 63, 64)과 동일하게 되어 있다.

이러한 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대하여 도 14 내지 도 20과 앞서의 도 12 및 도 13을 참조하여 상세히 설명한다.

먼저, 도 14 및 도 15에 도시한 바와 같이 기판(10) 위에 크롬층(211, 221, 231)을 증착하고 패터닝한 다음, 표면을 유기 용매로 처리하고 MOCVD 방식으로 구리층(212, 222, 232)을 증착하여 게이트 배선(21, 22, 23)을 형성한다. 크롬 대신 몰리브덴이나 몰리브덴 - 텅스텐을 사용할 수 있으며 유기 용매 처리 과정은 생략하는 것이 가능하다.

다음, 도 16 및 도 17에 도시한 바와 같이 게이트 절연막(30), 반도체층(41) 및 저항성 접촉층(53, 54)을 연속 증착하고 크롬이나 몰리브덴 또는 몰리브덴 - 텅스텐과 같은 도전 물질을 증착한 후, 박막 트랜지스터의 채널에 해당하는 부분에 슬릿이나 투과홀이 다른 막을 가지고 있는 마스크를 이용하여 한 번의 사진 식각 공정으로 데이터 배선 하부층(61, 62, 63, 64)과 저항성 접촉층(53, 54) 및 반도체층(41)을 형성한다.

다음, 도 18 및 도 19에 도시한 바와 같이 유기 용매로 표면을 처리하고 MOCVD 방법으로 구리층(612, 622, 632)을 증착한다.

다음, 도 20 및 도 21에 도시한 바와 같이 보호 절연막(70)을 증착하고 보호 절연막(70)을 식각하여 드레인 전극(63)과 데이터 패드(64)를 드러내는 접촉구(83, 82)를 각각 형성한 다음, 계속해서 게이트 절연막(30)을 식각하여 게이트 패드(23)를 드러내는 접촉구(81)를 형성한다.

다음, 도 12 및 도 13에 도시한 바와 같이 ITO와 같은 투명 도전 물질로 화소 전극(91)과 보조 게이트 패드(92) 및 보조 데이터 패드(93)를 형성한다.

이와 같이 본 발명에서는 크롬을 증착하고 패터닝한 다음, MOCVD 방법으로 구리를 증착함으로써 이중 배선을 형성하면서도 공정수가 늘어나지 않는다.

발명의 효과

본 발명에서는 구리를 배선에 사용하여 신호가 지연되는 것을 방지하고 배선을 이중층으로 형성하여 단선을 방지하면서 MOCVD 방법을 이용하므로 스텝 커버리지가 좋으며 공정수가 늘어나지 않는다.

(57) 청구의 범위

청구항 1.

절연 기판 위에 게이트 배선을 형성하는 단계,

상기 게이트 배선을 덮는 제1 절연막을 형성하는 단계,

상기 제1 절연막 상부에 반도체층을 형성하는 단계,

상기 제1 절연막 상부에 데이터선과 소스 전극 및 드레인 전극을 포함하는 데이터 배선을 형성하는 단계,

상기 데이터 배선을 덮으며 상기 드레인 전극을 드러내는 접촉구를 가지는 제2 절연막을 형성하는 단계, 그리고

상기 접촉구를 통하여 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계

를 포함하며,

상기 게이트 배선 형성 단계와 상기 데이터 배선 형성 단계 중 적어도 하나는 제1 도전체층을 형성하는 단계와 MOCVD 방법으로 상기 제1 도전체층 위에 제2 도전체층을 형성하는 단계를 포함하는

액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 2.

제1항에서,

상기 제2 도전체층은 구리로 이루어진 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 3.

제2항에서,

상기 제2 도전체층의 전구체로 (비닐트리메틸실란)Cu(헥사플루오로아세틸아세토네이트), (알릴트리메틸실란) Cu(헥사플루오로아세틸아세토네이트), (헥사플루오로아세틸아세토네이트)Cu(1,5-사이클로옥타디엔) 중 어느 하나를 이용하는 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 4.

제2항에서,

상기 제2 도전체층은 상기 제1 도전체층과 상기 기판 또는 상기 제1 절연막의 증착 속도 차이를 이용하여 형성하는 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 5.

제4항에서,

상기 제2 도전체층은 상기 제1 도전체층을 덮고 있는 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 6.

제2항에서,

상기 기판은 유리로 이루어진 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 7.

제2항에서,

상기 제1 절연막은 질화 규소로 이루어진 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 8.

제7항에서,

상기 제1 절연막 위에 산화막을 형성하는 단계를 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 9.

제8항에서,

상기 산화막은 산소 플라스마를 이용하여 형성하는 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 10.

제1항 또는 제8항에서,

상기 기판 또는 산화막 표면을 유기 용매와 접촉시키는 단계를 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 11.

제10항에서,

상기 유기 용매는 알칼리 유기 용매인 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 12.

제11항에서,

상기 유기 용매는 KOH 또는 TMAH인 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

청구항 13.

제2항에서,

상기 제1 도전체층은 크롬, 몰리브덴 및 몰리브덴 - 텅스텐 중 어느 하나로 이루어진 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

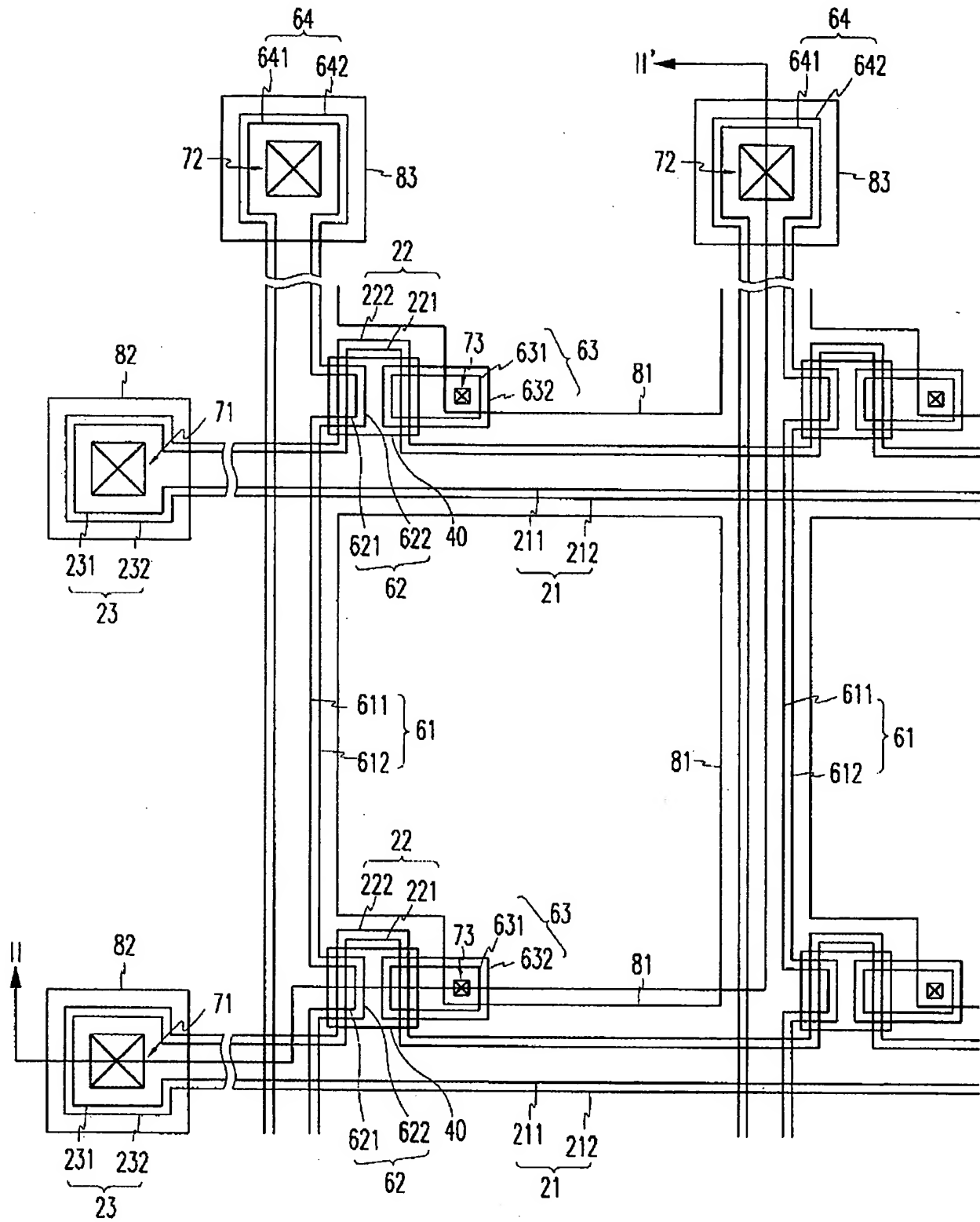
청구항 14.

제2항에서,

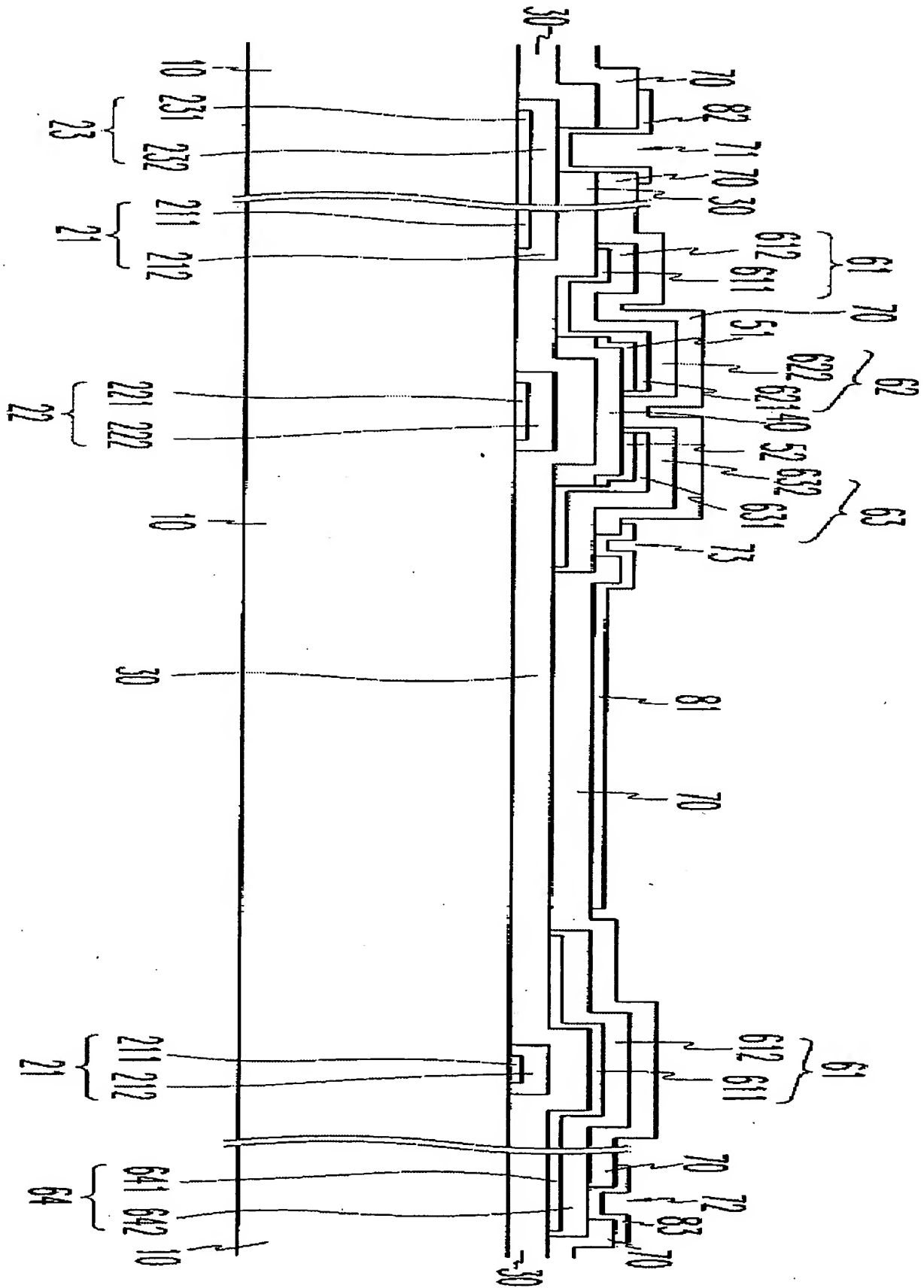
상기 반도체층 및 상기 데이터 배선을 하나의 사진 식각 공정으로 형성하는 액정 표시 장치용 박막 트랜지스터 기판 제조 방법.

도면

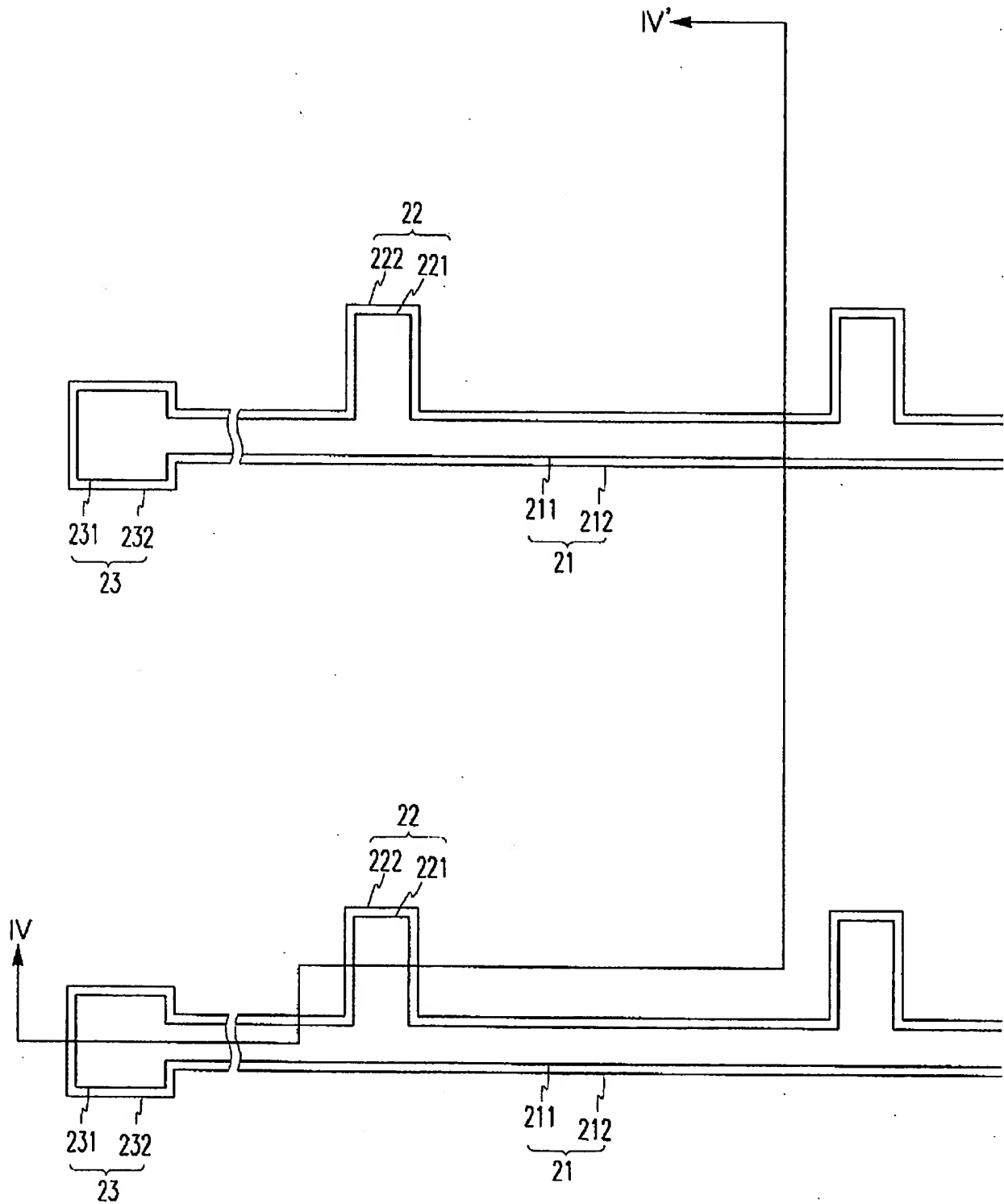
도면 1



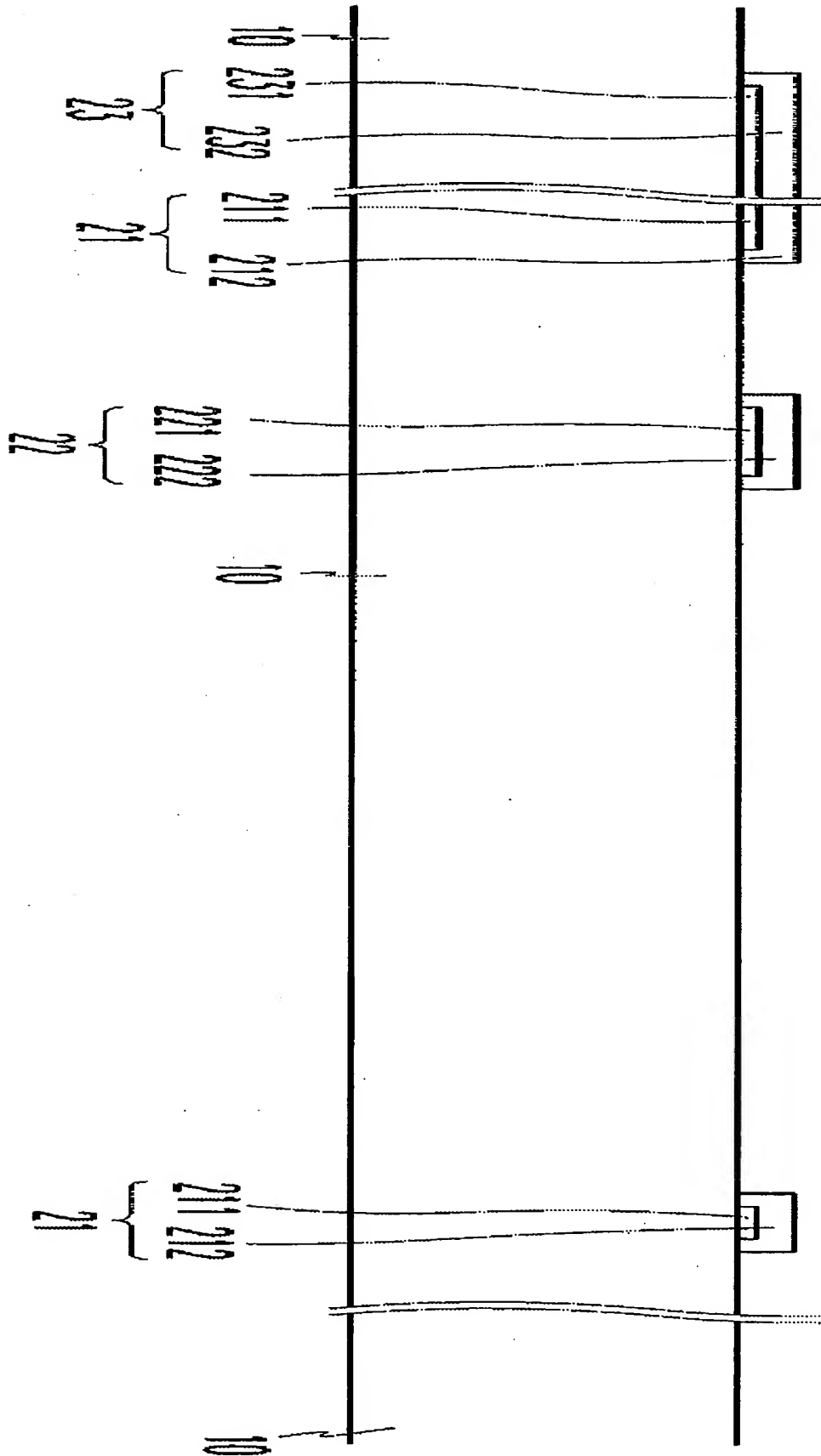
도면 2



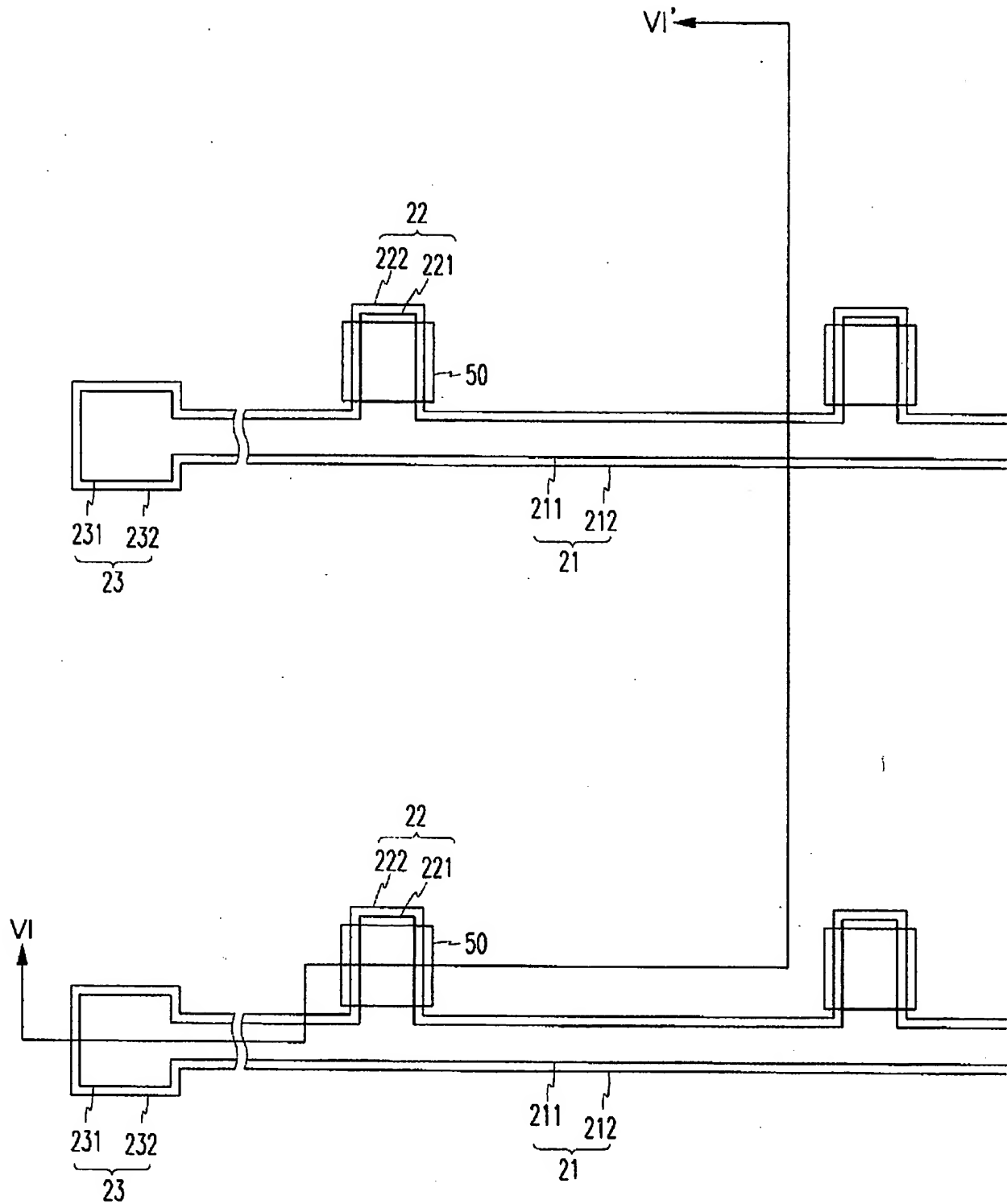
도면 3



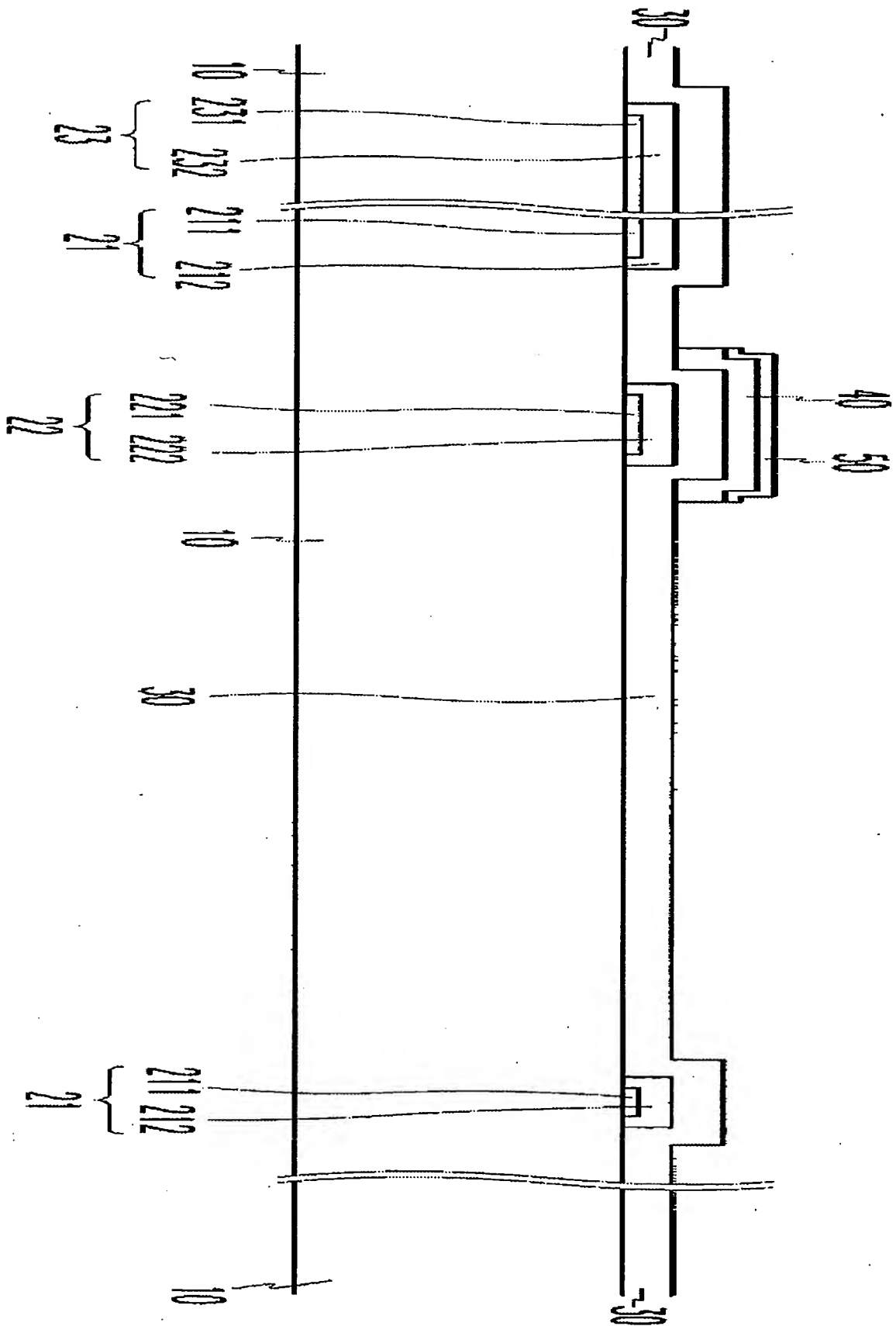
도면 4



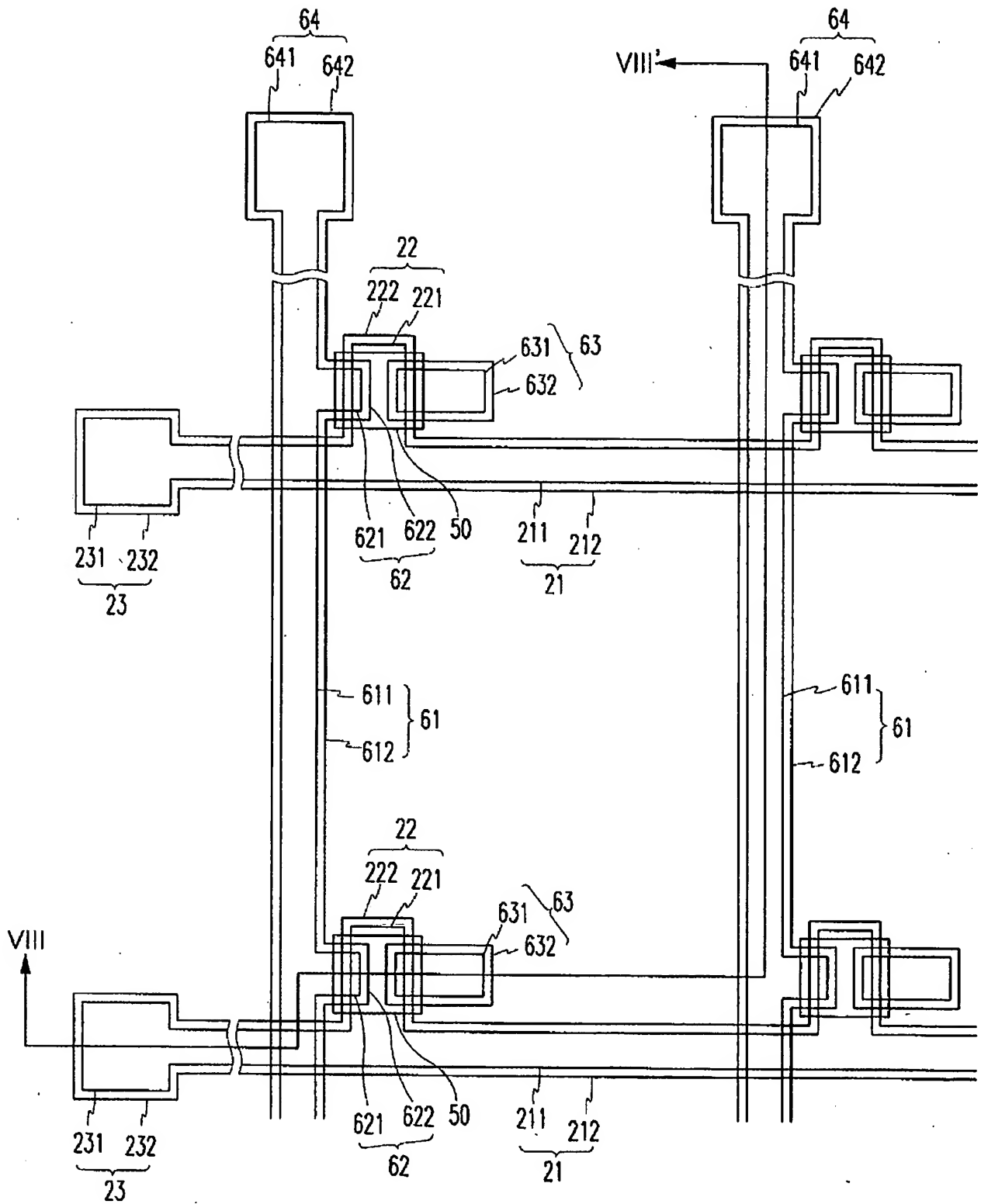
도면 5



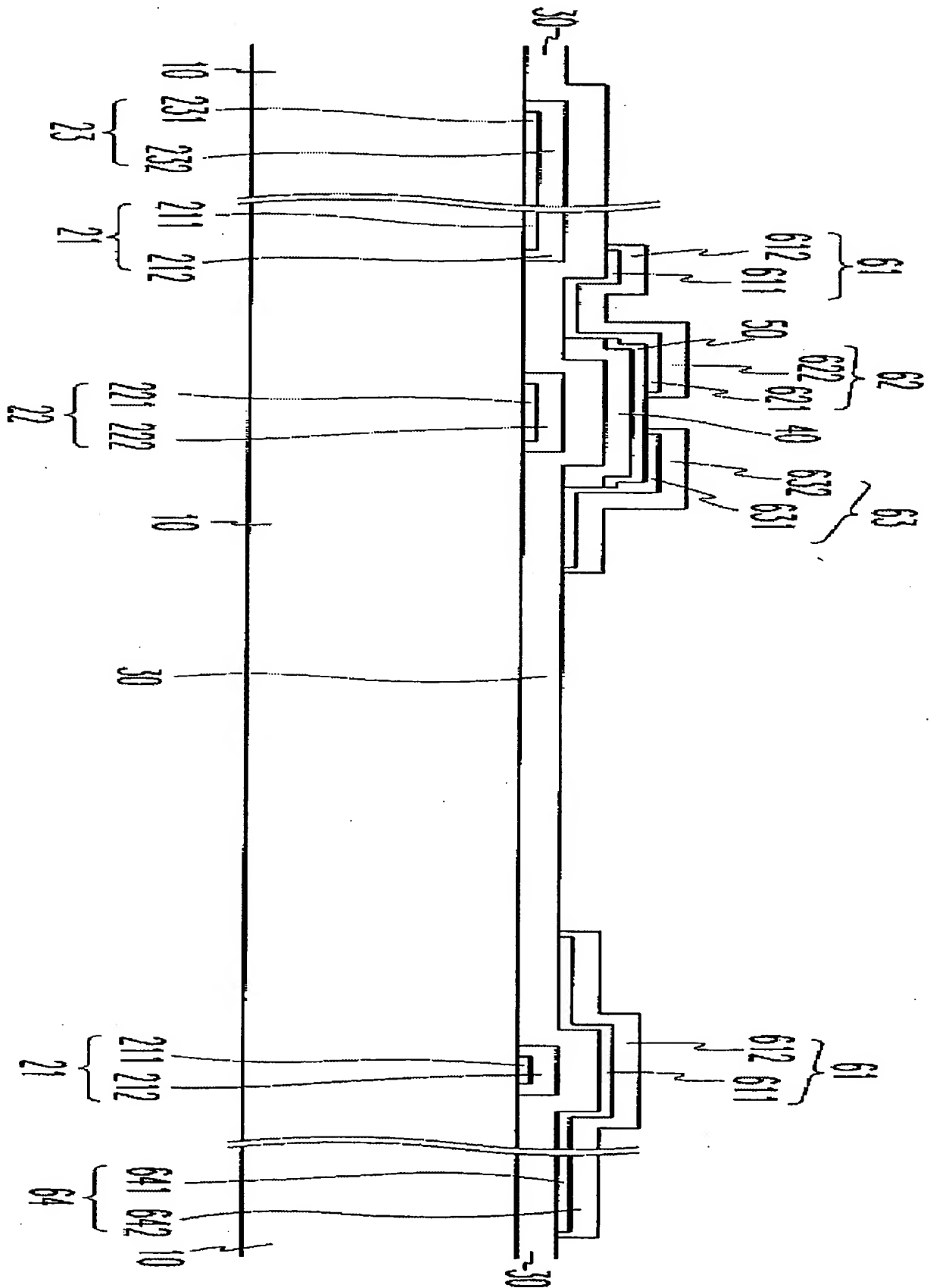
도면 6



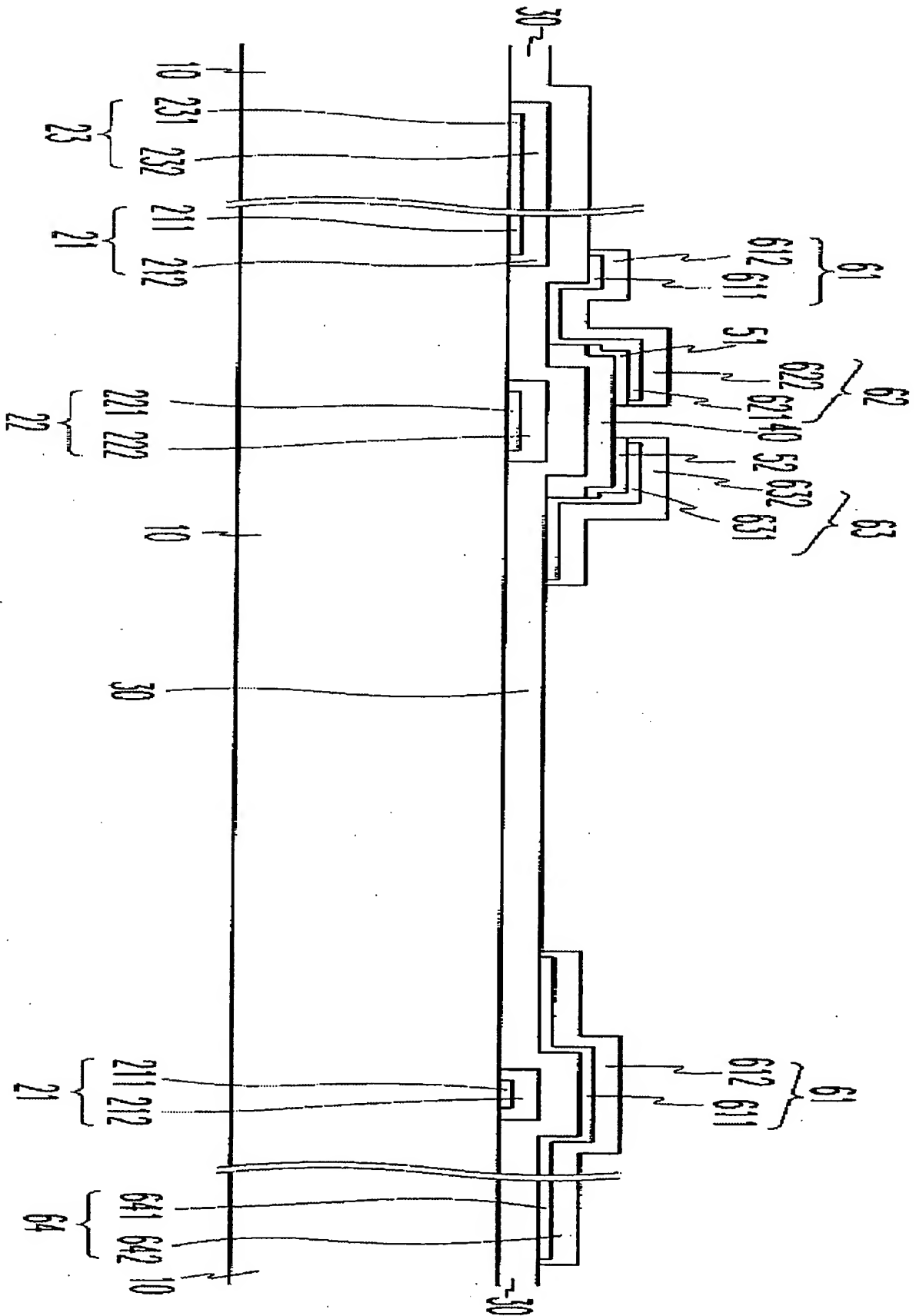
도면 7



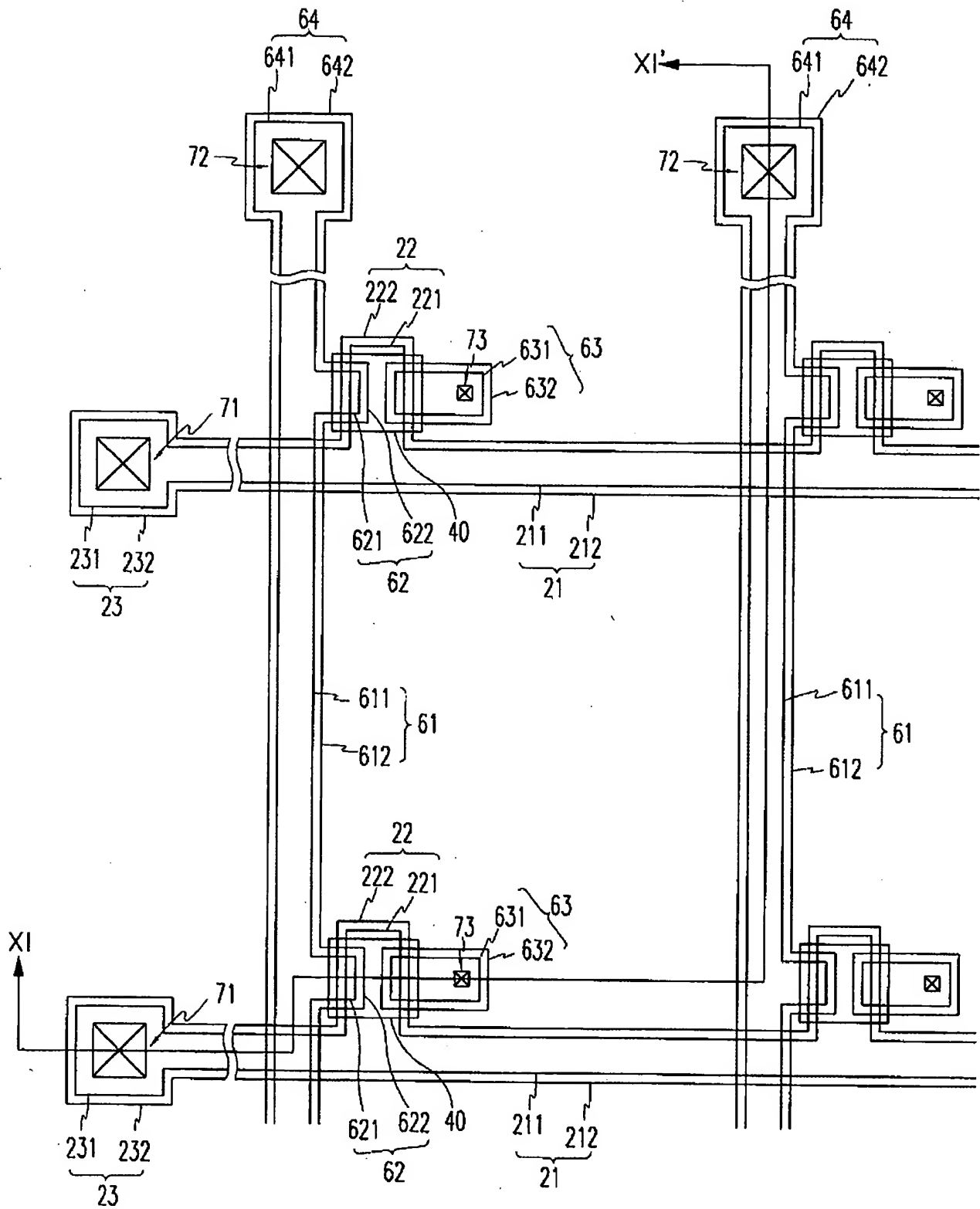
도면 8



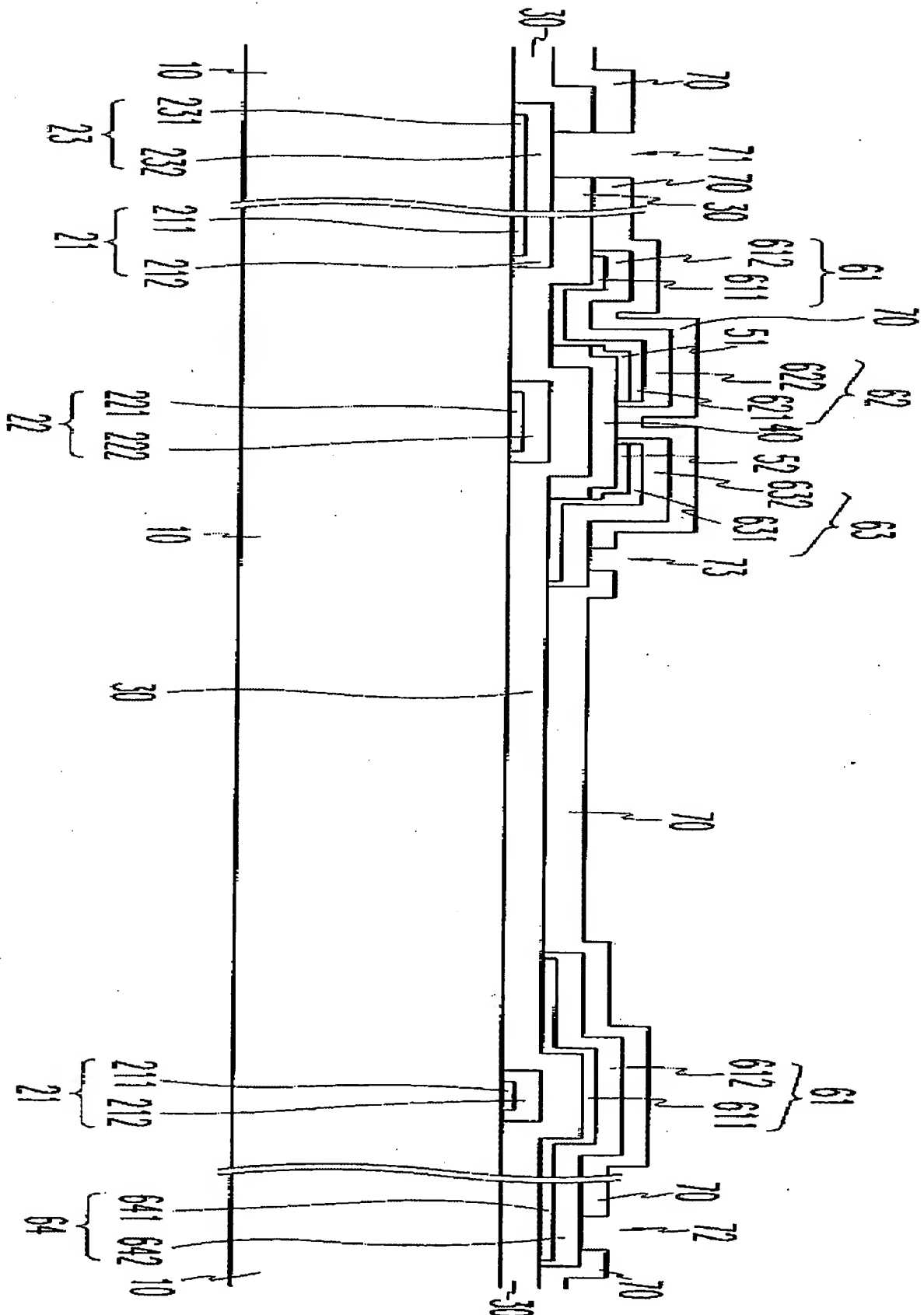
도면 9



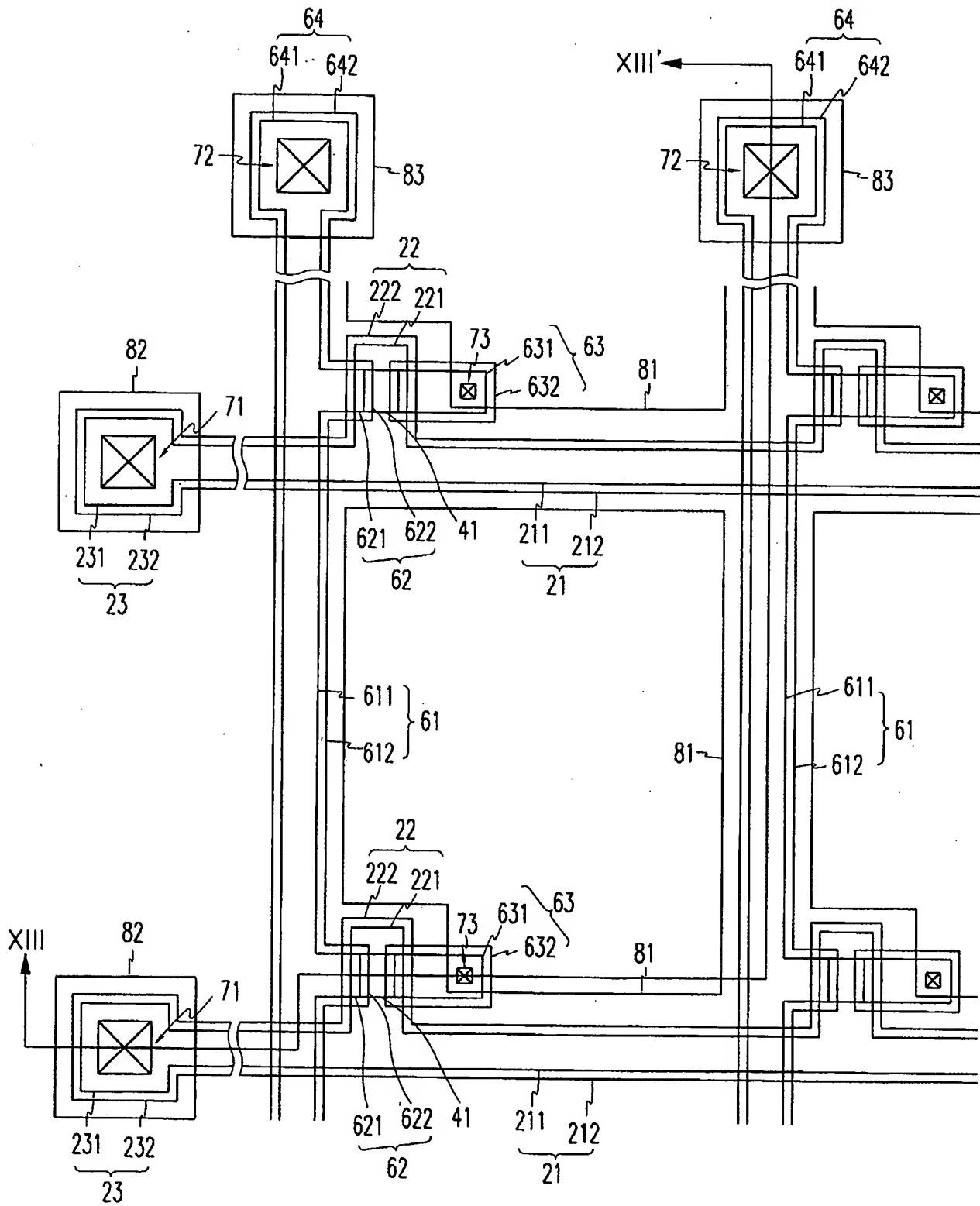
도면 10



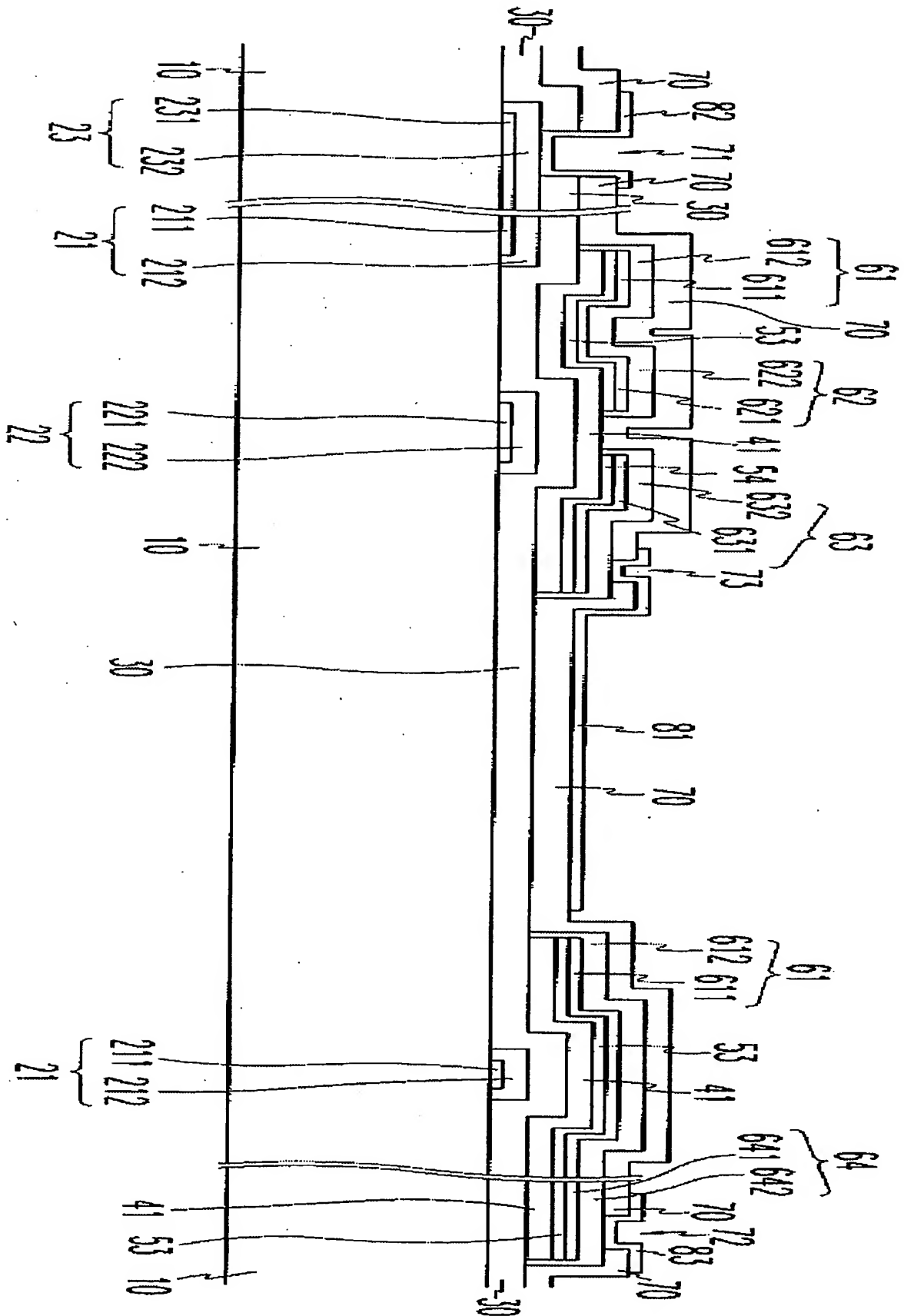
도면 11



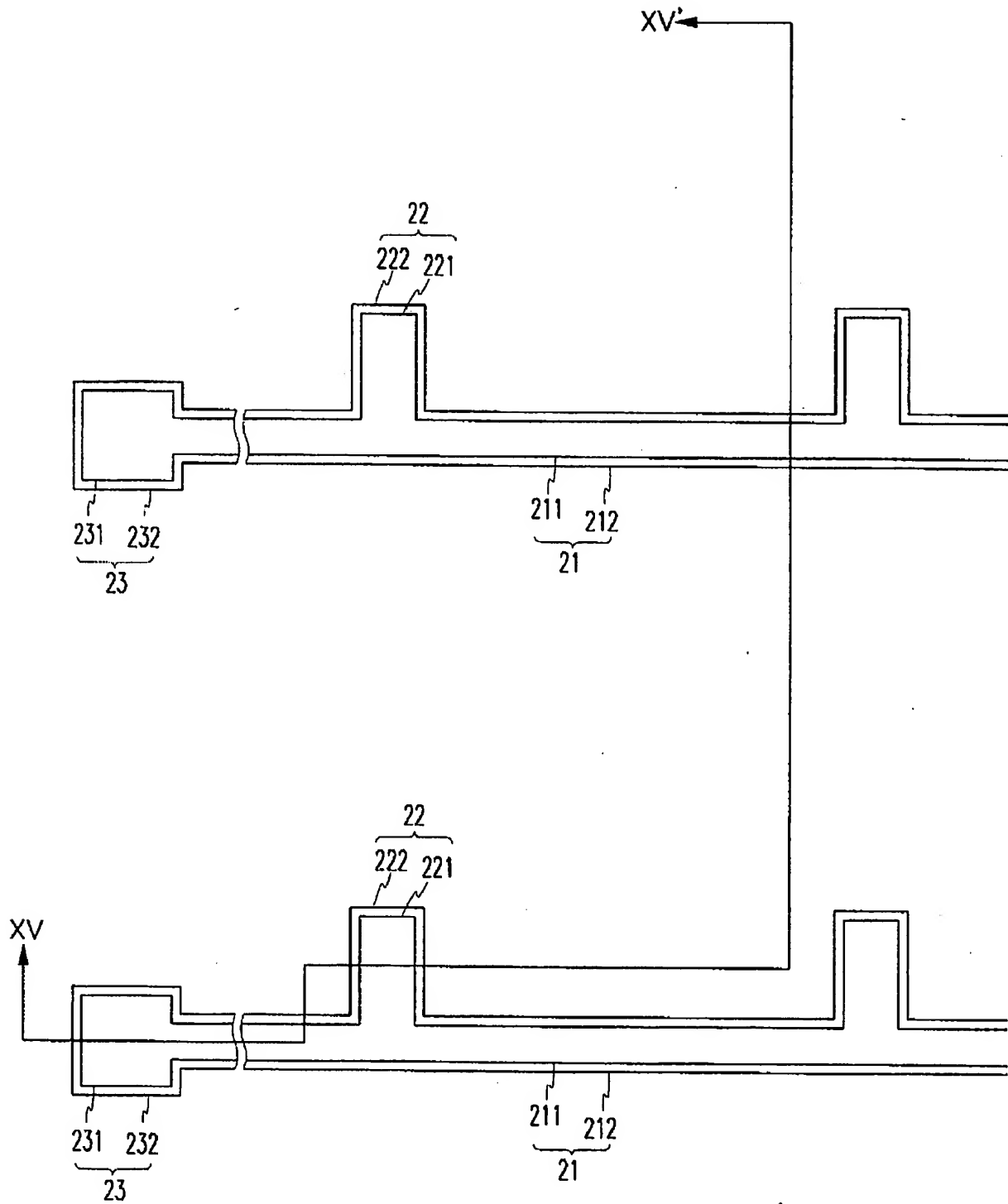
도면 12



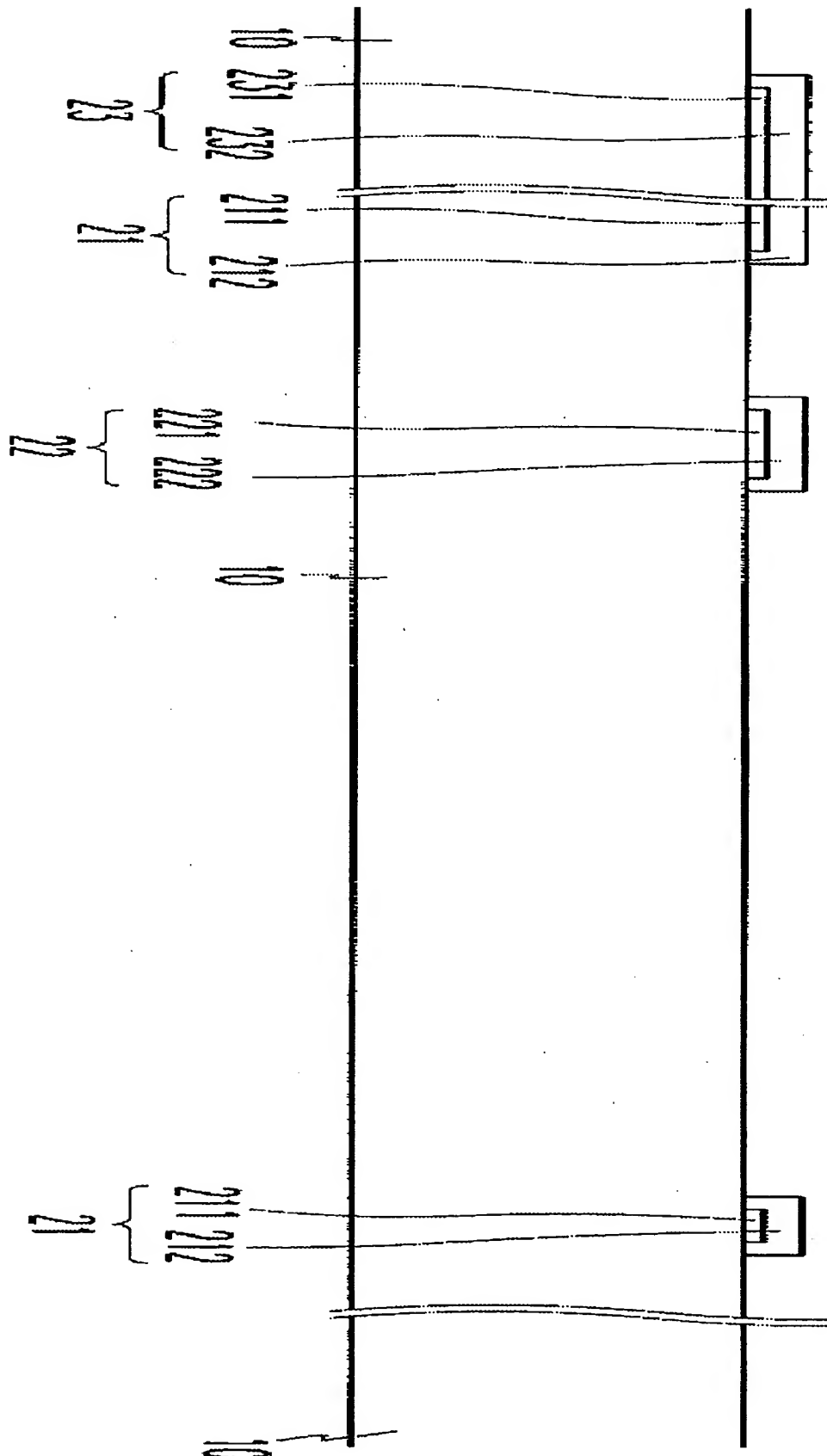
도면 13



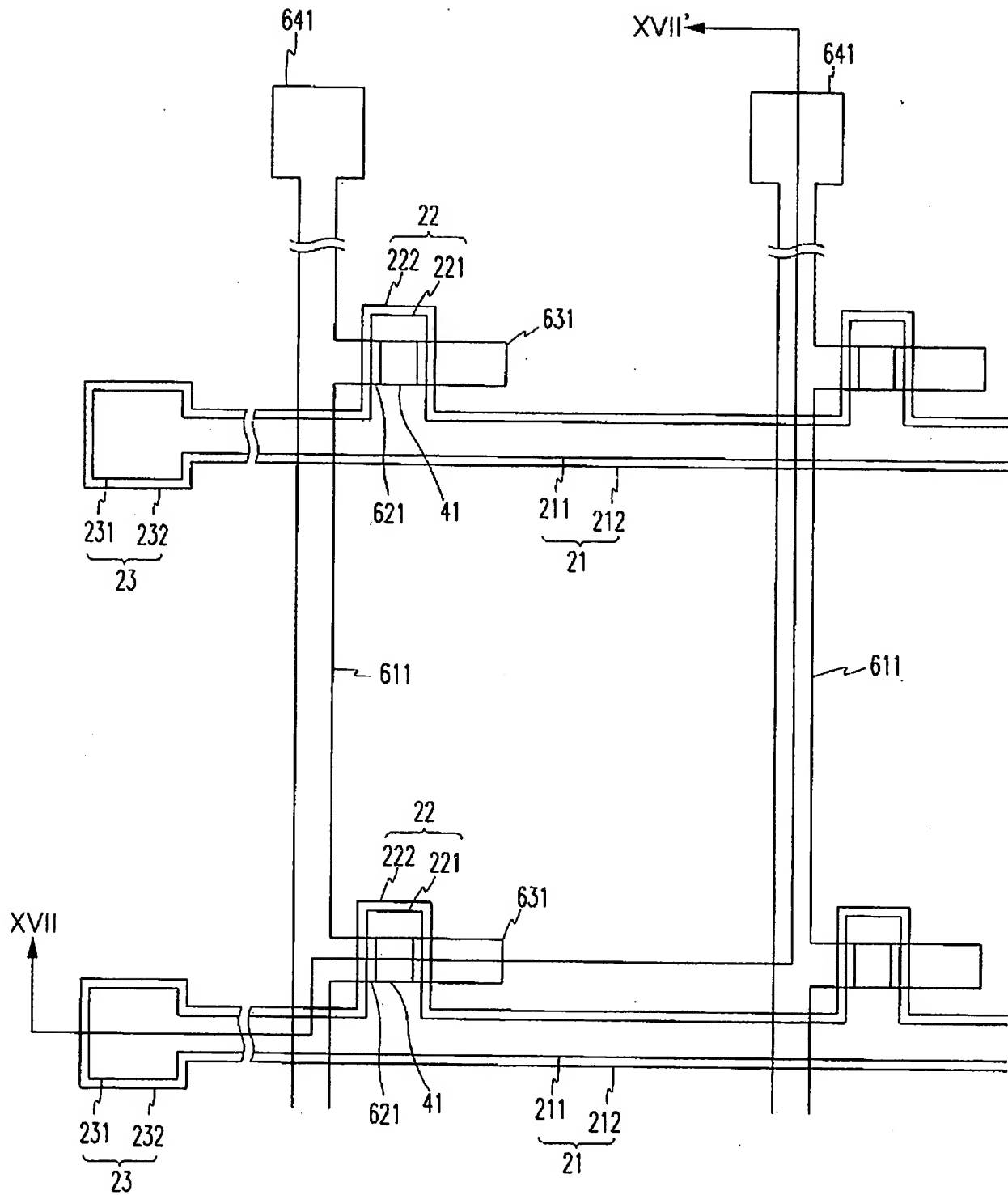
도면 14



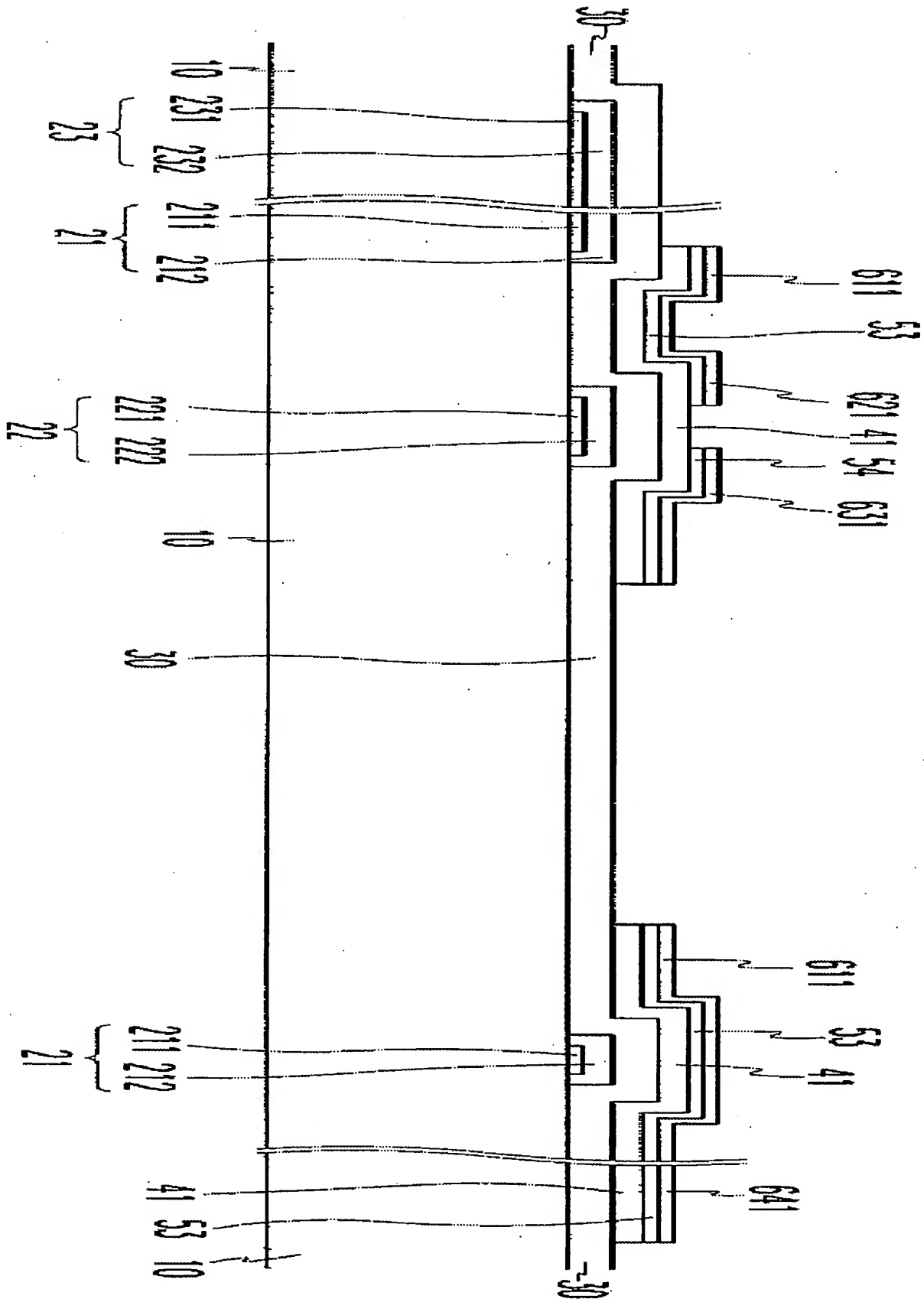
도면 15



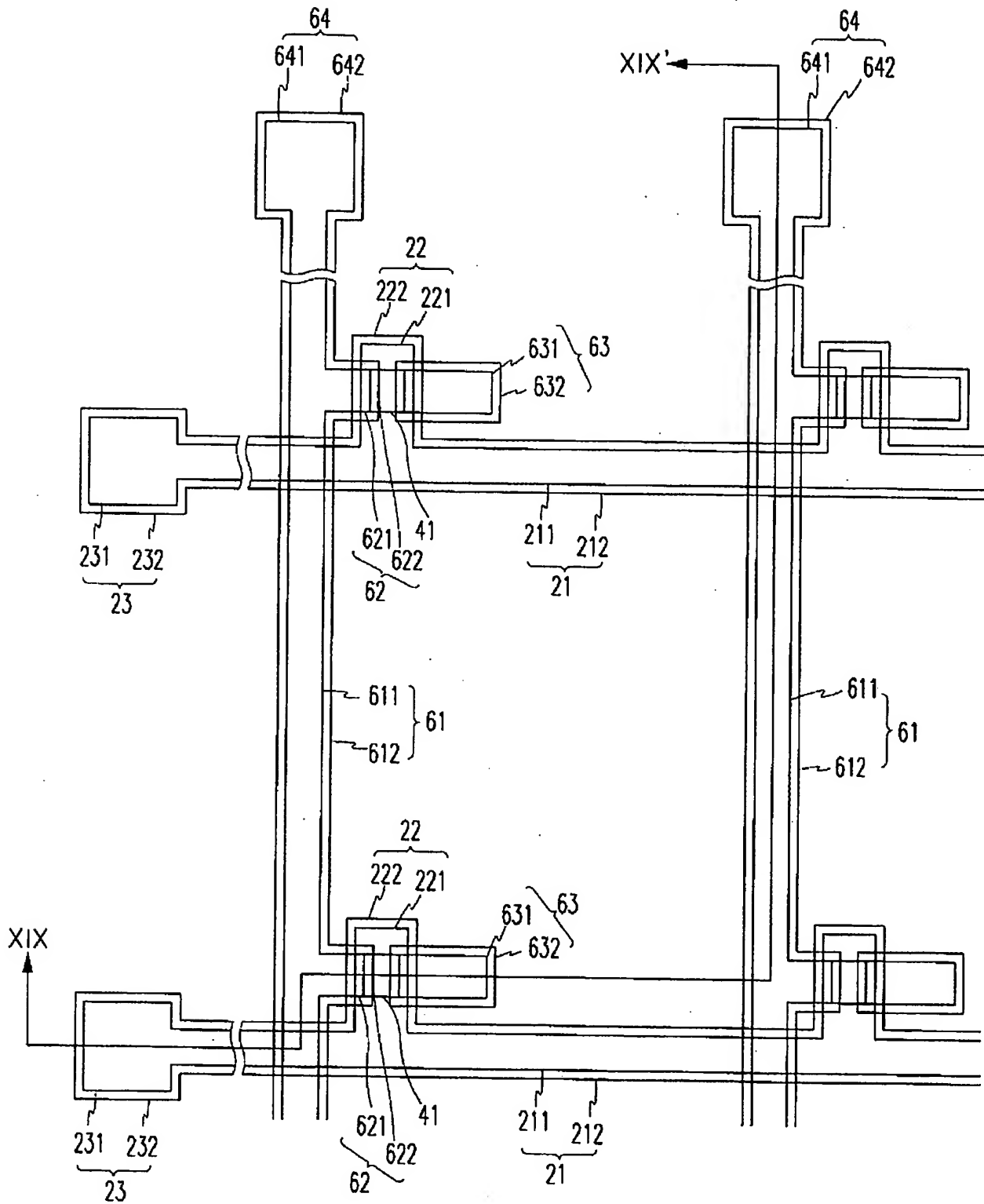
도면 16



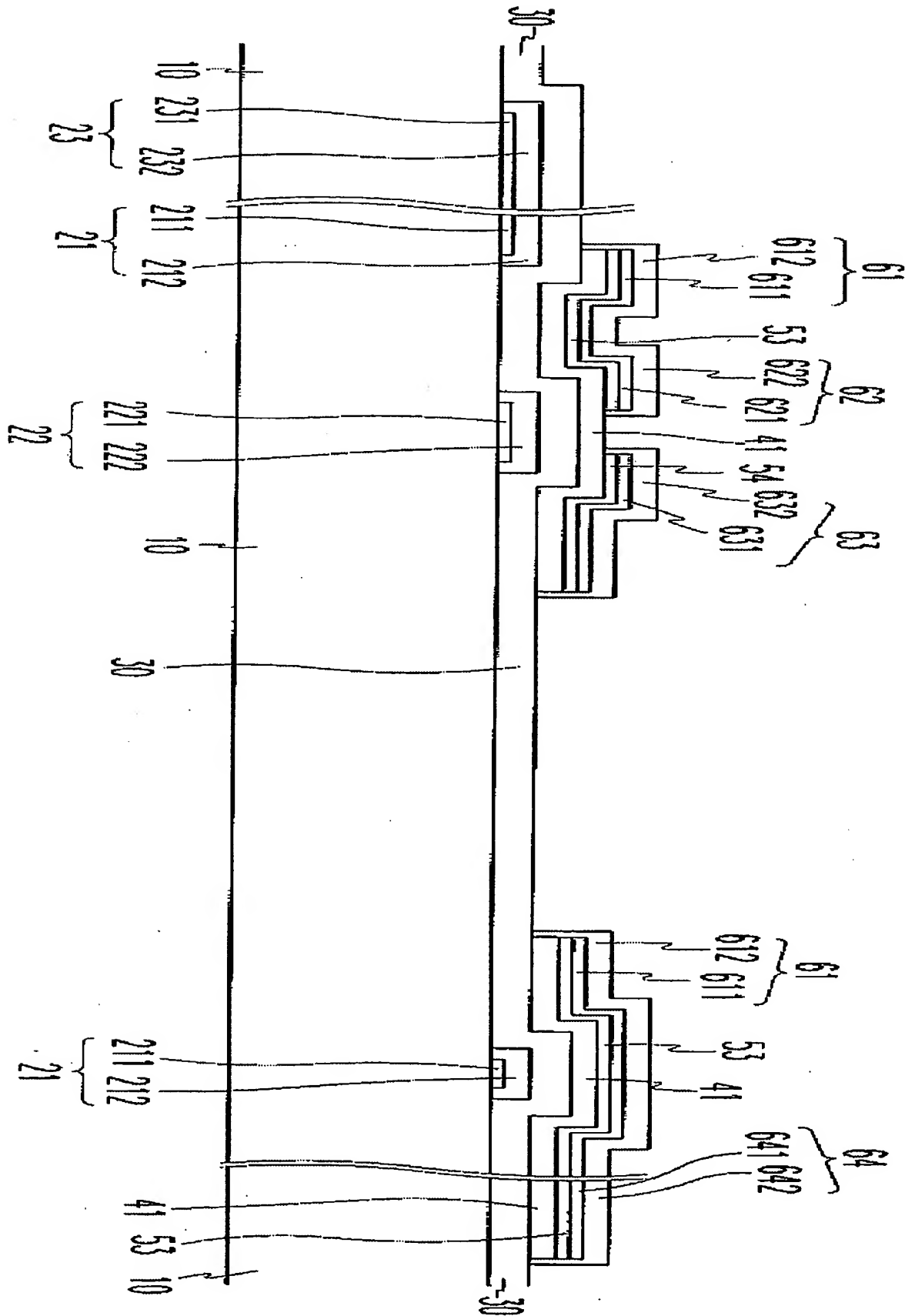
도면 17



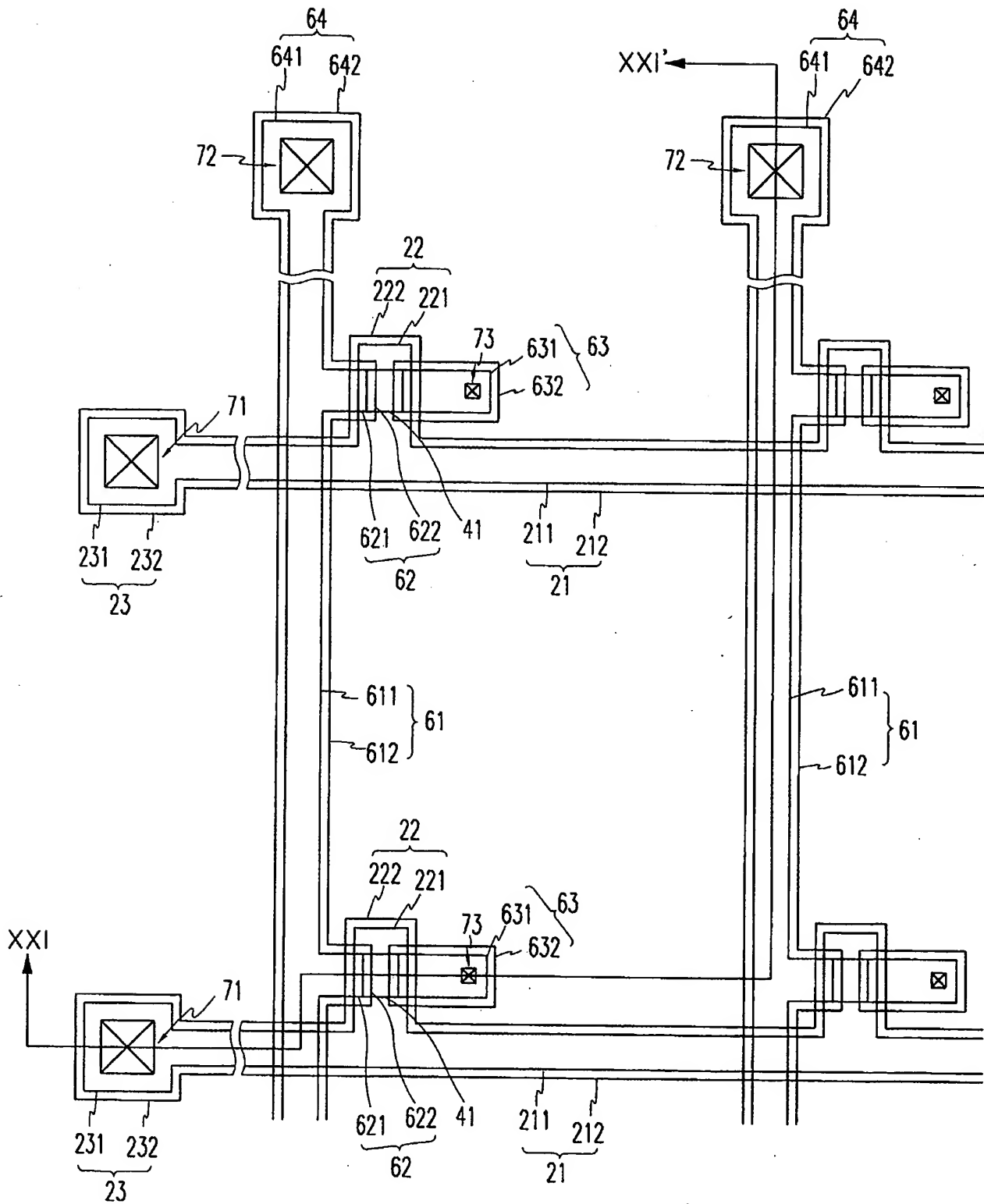
도면 18



도면 19



도면 20



도면 21

